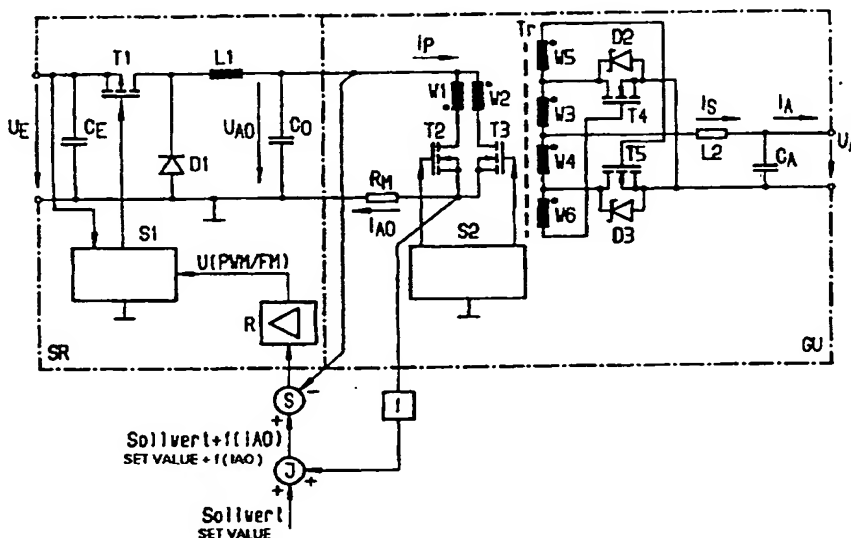




(51) Internationale Patentklassifikation ⁶ : H02M 3/337	A1	(11) Internationale Veröffentlichungsnummer: WO 98/11658 (43) Internationales Veröffentlichungsdatum: 19. März 1998 (19.03.98)		
<table style="width: 100%; border: none;"> <tr> <td style="width: 50%; vertical-align: top; border: none;"> <p>(21) Internationales Aktenzeichen: PCT/DE97/01856</p> <p>(22) Internationales Anmeldedatum: 26. August 1997 (26.08.97)</p> <p>(30) Prioritätsdaten: 196 36 760.3 10. September 1996 (10.09.96) DE</p> <p>(71) Anmelder (für alle Bestimmungsstaaten ausser US): SIEMENS AKTIENGESELLSCHAFT [DE/DE]; Wittelsbacherplatz 2, D-80333 München (DE).</p> <p>(72) Erfinder; und (75) Erfinder/Anmelder (nur für US): BRAKUS, Bogdan [DE/DE]; Peter-Dörfner-Strasse 3, D-82131 Stockdorf (DE). KULZER, Ernst [DE/DE]; Lärchenstrasse 1, D-82049 Pullach (DE).</p> </td> <td style="width: 50%; vertical-align: top; border: none;"> <p>(81) Bestimmungsstaaten: AU, BR, CA, CN, JP, KR, MX, RU, UA, US, europäisches Patent (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).</p> <p>Veröffentlicht Mit internationalem Recherchenbericht.</p> </td> </tr> </table>			<p>(21) Internationales Aktenzeichen: PCT/DE97/01856</p> <p>(22) Internationales Anmeldedatum: 26. August 1997 (26.08.97)</p> <p>(30) Prioritätsdaten: 196 36 760.3 10. September 1996 (10.09.96) DE</p> <p>(71) Anmelder (für alle Bestimmungsstaaten ausser US): SIEMENS AKTIENGESELLSCHAFT [DE/DE]; Wittelsbacherplatz 2, D-80333 München (DE).</p> <p>(72) Erfinder; und (75) Erfinder/Anmelder (nur für US): BRAKUS, Bogdan [DE/DE]; Peter-Dörfner-Strasse 3, D-82131 Stockdorf (DE). KULZER, Ernst [DE/DE]; Lärchenstrasse 1, D-82049 Pullach (DE).</p>	<p>(81) Bestimmungsstaaten: AU, BR, CA, CN, JP, KR, MX, RU, UA, US, europäisches Patent (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).</p> <p>Veröffentlicht Mit internationalem Recherchenbericht.</p>
<p>(21) Internationales Aktenzeichen: PCT/DE97/01856</p> <p>(22) Internationales Anmeldedatum: 26. August 1997 (26.08.97)</p> <p>(30) Prioritätsdaten: 196 36 760.3 10. September 1996 (10.09.96) DE</p> <p>(71) Anmelder (für alle Bestimmungsstaaten ausser US): SIEMENS AKTIENGESELLSCHAFT [DE/DE]; Wittelsbacherplatz 2, D-80333 München (DE).</p> <p>(72) Erfinder; und (75) Erfinder/Anmelder (nur für US): BRAKUS, Bogdan [DE/DE]; Peter-Dörfner-Strasse 3, D-82131 Stockdorf (DE). KULZER, Ernst [DE/DE]; Lärchenstrasse 1, D-82049 Pullach (DE).</p>	<p>(81) Bestimmungsstaaten: AU, BR, CA, CN, JP, KR, MX, RU, UA, US, europäisches Patent (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).</p> <p>Veröffentlicht Mit internationalem Recherchenbericht.</p>			

(54) Title: DC/DC CONVERTER CIRCUIT

(54) Bezeichnung: DC/DC - UMRICHTERSCHALTUNG



(57) Abstract

A DC/DC converter circuit is composed of at least two converters. The first converter is designed as a switching regulator and the second converter as a push-pull converter with synchronous rectification of the output voltage.

(57) Zusammenfassung

Schaltungsanordnung zur DC/DC - Umrichtung gebildet aus mindestens zwei Umrichtern, wobei der erste Umrichter aus einem Schaltregler und der zweite Umrichter aus einem Gegentaktumrichter mit synchroner Gleichrichtung der Ausgangsspannung gebildet ist.

LEDIGLICH ZUR INFORMATION

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AL	Albanien	ES	Spanien	LS	Lesotho	SI	Slowenien
AM	Armenien	FI	Finnland	LT	Litauen	SK	Slowakei
AT	Österreich	FR	Frankreich	LU	Luxemburg	SN	Senegal
AU	Australien	GA	Gabun	LV	Lettland	SZ	Swasiland
AZ	Aserbaidschan	GB	Vereinigtes Königreich	MC	Monaco	TD	Tschad
BA	Bosnien-Herzegowina	GE	Georgien	MD	Republik Moldau	TG	Togo
BB	Barbados	GH	Ghana	MG	Madagaskar	TJ	Tadschikistan
BE	Belgien	GN	Guinea	MK	Die ehemalige jugoslawische Republik Mazedonien	TM	Turkmenistan
BF	Burkina Faso	GR	Griechenland	ML	Mali	TR	Türkei
BG	Bulgarien	HU	Ungarn	MN	Mongolei	TT	Trinidad und Tobago
BJ	Benin	IE	Irland	MR	Mauretanien	UA	Ukraine
BR	Brasilien	IL	Israel	MW	Malawi	UG	Uganda
BY	Belarus	IS	Island	MX	Mexiko	US	Vereinigte Staaten von Amerika
CA	Kanada	IT	Italien	NE	Niger	UZ	Usbekistan
CF	Zentralafrikanische Republik	JP	Japan	NL	Niederlande	VN	Vietnam
CG	Kongo	KE	Kenia	NO	Norwegen	YU	Jugoslawien
CH	Schweiz	KG	Kirgisistan	NZ	Neuseeland	ZW	Zimbabwe
CI	Côte d'Ivoire	KP	Demokratische Volksrepublik Korea	PL	Polen		
CM	Kamerun	KR	Republik Korea	PT	Portugal		
CN	China	KZ	Kasachstan	RO	Rumänien		
CU	Kuba	LC	St. Lucia	RU	Russische Föderation		
CZ	Tschechische Republik	LI	Liechtenstein	SD	Sudan		
DE	Deutschland	LK	Sri Lanka	SE	Schweden		
DK	Dänemark	LR	Liberia	SG	Singapur		
EE	Estland						

Beschreibung

DC/DC Umrichterschaltung

5

Bisher wurden in Umrichtern, insbesondere in Gleichspannungs-Gleichspannungs-Umrichtern bevorzugt Schottky-Dioden im Sekundär-Stromkreis eingesetzt. Dies bringt jedoch den Nachteil mit sich, daß mit sinkender Ausgangsspannung sich eine Verschlechterung des Wirkungsgrades bei der genannten Umrichterart ergibt. Der Wirkungsgrad beträgt beispielsweise bei einer Eingangsspannung von 48 V und einer Ausgangsspannung von 5 V weit über 80%, bei einer Ausgangsspannung von 2 V sinkt dieser jedoch unter 70%. Die Ursache dafür liegt im wesentlichen in der hohen Diodenrestspannung der im Ausgangskreis angeordneten Gleichrichter.

Eine Verbesserung des Wirkungsgrades kann durch die Verwendung von synchronen Gleichrichtern erreicht werden. Dabei werden die im Ausgangskreis des Umrichters angeordneten Schottky-Dioden durch niederohmige Power-MOS-Transistoren überbrückt oder ersetzt. Wegen ihres niedrigen Drain-Source Widerstandes $R_{DS(on)}$ von beispielsweise 10 mOhm, entsteht bei einem Ausgangsstrom von 10 A nur noch ein Spannungsabfall von 0,1 V gegenüber 0,4 bis 0,5 V bei der Verwendung von Schottky-Dioden.

Die Verwendung von synchronen Gleichrichtern mit Power-MOS-Transistoren bringt jedoch neben dem Nachteil, daß diese eine Ansteuerschaltung benötigt wird, den weiteren Nachteil mit sich, daß besonders bei hohen Schaltfrequenzen eine Reihe von schaltungstechnischen Problemen auftreten. Einige davon sind:

- Umladeverluste durch die Gateladung und Gateentladung der für die synchrone Gleichrichtung verwendeten Power-MOS-Transistoren,
- Überlappung von Schaltzeiten, dadurch Rück- und Querströme,

- Schaltverzögerungen verkleinern die effektive leitende Phase der synchronen Gleichrichter und verringern einen maximal möglichen Wirkungsgradgewinn und
- zusätzliche Hilfsspannungsversorgung wird notwendig.

5

Zum Ansteuern der synchronen Gleichrichter gibt es zwei Schaltungsvarianten. Bei diesen Schaltungsvarianten unterscheidet man zwischen einem selbstgesteuerten Verfahren und einem fremdgesteuerten Verfahren.

- 10 Schaltungsanordnungen für das selbststeuernde Verfahren sind aus INTELEC`91 (NOV.1991) IEEE, Practical application of MOSFET synchronous rectifiers, Seite 495 bis 501, James Blanc, Siliconix incorporated bekannt. Selbststeuernde Verfahren weisen jedoch den Nachteil auf, daß der Eingangsspannungsbereich
- 15 eingeschränkt ist und eine variierende Steuerspannung am Gate des synchronen Gleichrichters anliegt und daß keine optimale Nutzung einer möglichen Verbesserung des Wirkungsgrades erreicht wird.

- 20 Schaltungsanordnungen für das fremdgesteuerte Verfahren sind aus IEEE 1995, Seite 99 bis 106, Power Integrated Circuits for Telecom DC/DC Converters, F.Javier Ruiz-Merino bekannt. Die Nachteile, die sich bei einer Schaltungsanordnung mit einem fremdgesteuerten Verfahren ergeben, sind:

- 25
- ein hoher Schaltungsaufwand für Steuereinheiten, Treiber und Hilfsversorgung
 - eine kritische Schaltzeitpunkt-Erfassung
 - ein geringer Wirkungsgradgewinn bei hohen Frequenzen

- 30 Aus dem Fachbuch Schaltnetzteile von J. Wüstenhube, expert-Verlag, VDE-Verlag, 1979, S. 38, Bild 1.15 ist ein stromgespeister Gegentaktwandler bekannt.

- Aufgabe der Erfindung ist es, einen kompakt geregelten
- 35 Gleichspannungs-Gleichspannungs Umrichter so auszugestalten, daß dieser einen hohen Wirkungsgrad, insbesondere bei kleinen Ausgangsspannungen aufweist.

Die Aufgabe wird durch die Merkmale des Patentanspruchs 1 gelöst.

- 5 Die Schaltungsanordnung bringt den Vorteil mit sich, daß die Eingangsspannung U_{A0} für den zweiten Umrichter nur geringen Schwankungen unterliegt, d.h. nur wenige Prozent abhängig von den auszuregelnden Längsspannungsabfällen ist. Die sekundären Steuerimpulse für die synchronen Gleichrichter haben dadurch
10 praktisch konstante Amplituden.

- Die Schaltungsanordnung bringt den weiteren Vorteil mit sich, daß bedingt durch die sehr kurzen Ausschaltphasen zwischen den Einschaltphasen der Schalttransistoren T2 und T3 der
15 primäre Pulsstrom $I_p = I_{A0}$ praktisch ein Gleichstrom ist mit kurzer Lücke bei einem überlagerten Magnetisierungsstrom. Der sekundäre Pulsstrom I_S ist ebenfalls im wesentlichen ein Gleichstrom mit kurzer Lücke. Dadurch werden die beiden Kondensatoren C_0 und C_A von diesem Umrichter nur unwesentlich
20 belastet. Ein hoher Wechselstrom in den Kondensatoren der DC/DC-Umrichter erfordert große und teure Bauelemente; andernfalls wird die Brauchbarkeitsdauer erheblich reduziert. Ihre Dimensionierung bezüglich zulässiger Spannungswelligkeit entspricht der eines hochfrequenten Umrichters. Bei einer
25 Schaltlücke von beispielsweise 500 ns kann der Kondensator C_A unabhängig von der Frequenz so dimensioniert werden, wie bei einem Durchflußumrichter mit $T_{ein}/T = 0,5$ und einer Taktfrequenz von 1 MHz. Dies bringt den Vorteil mit sich, daß ein Einsatz von hochwertigen, kapazitätsarmen Keramik-kondensatoren trotz niederer Schaltfrequenz möglich wird. Dasselbe gilt
30 für den primären Puls-kondensator C_0 .

- Die Schaltungsanordnung bringt den Vorteil mit sich, daß bei einer selbststeuernden Sekundäranordnung ein Steueraufwand
35 zur Zeiterfassung und für die schnellen Treiber entfallen. Die Steuerenergie für die Schalttransistoren pendelt verlustarm zwischen den beiden Gates der Schalttransistoren T4

und T5. Dadurch ist der Wirkungsgrad prinzipiell besser als bei Schaltungen mit zusätzlichen Treibern.

- 5 Eine weitere vorteilhafte Ausgestaltung der Erfindung liegt darin, daß diese ohne Steuerelektronik und zugehörige Hilfsversorgung für synchrone Gleichrichter auskommt.

- Die Schaltungsanordnung bringt den Vorteil mit sich, daß die
10 Induktivität L2 im Längszweig des Sekundärstromkreises sehr klein sein kann. Sie kann unter Umständen völlig entfallen.

- Durch die Schaltungsanordnung ergibt sich als zusätzlicher Vorteil, daß diese in kompakter Flachbauweise herstellbar
15 ist.

Weitere vorteilhafte Ausbildungen der Erfindung sind in den Unteransprüchen angegeben.

- 20 Weitere Besonderheiten der Erfindung werden aus der nachfolgenden, näheren Erläuterung eines Ausführungsbeispiels anhand von Zeichnungen ersichtlich.

Es zeigen:

25

- Figur 1 einen Umrichter,
Figur 2 eine weitere Ausgestaltung eines Umrichters,
Figur 3 einen Umrichter mit Spannungsregelung,
Figur 4 einen Umrichter mit einer weiteren Ausgestaltung
30 einer Spannungsregelung,
Figur 5 einen Umrichter mit Stromregelung,
Figur 6 Signalverläufe am Messshunt RM eines Umrichters,
Figur 7 einen Aufbau eines ersten Steuerkreises,
Figur 8 eine weitere Ausgestaltung des ersten Steuerkreises
35 und
Figur 9 einen Aufbau eines zweiten Steuerkreises.

Die in der Figur 1 dargestellte Schaltungsanordnung eines Umrichters zeigt eine Ausgestaltung eines Gleichspannungs-Gleichspannungs DC-DC Umrichters. Mit dieser Schaltungsanordnung lassen sich die eingangs aufgeführten Nachteile vermeiden.

Der Umrichter besteht aus zwei voneinander weitgehend unabhängigen Schaltungsteilen: einer hochfrequent arbeitenden eingangsseitigen ersten Schaltungseinheit SR und einer niederfrequent betriebenen zweiten Schaltungseinheit GU. Ein in der ersten Schaltungseinheit SR angeordneter Schalttransistor T1 wird dabei durch ein hochfrequentes und ein in der zweiten Schaltungseinheit GU angeordneter Gegentaktumrichter mit den Schalttransistoren T2, T3 durch ein niederfrequentes Signal angesteuert.

Die erste Schaltungseinheit SR, ein Schaltregler, ist im wesentlichen aus einem Schalttransistor T1, einer Freilaufdiode D1 sowie einem, aus einer Induktivität L1 und einer Kapazität C₀ gebildeten Sieb zusammengesetzt. Bei einer Eingangsspannung U_E von 35 bis 80 V und bei einer zu erreichenden Ausgangsspannung U_{A0} von beispielsweise 30 V beträgt der Wirkungsgrad dieser ersten Schaltungseinheit mehr als 95 %.

Die Vorteile, die sich durch die Zusammensetzung zweier Umrichter ergeben sind, daß die Schaltfrequenz des ersten Umrichters erheblich höher gewählt werden kann als beim Gegentaktumrichter mit synchroner Gleichrichtung. Bei einer Schaltfrequenz, die größer ist als 500 kHz, sind die Siebkomponenten C_E, L1 und C₀ sehr klein.

Der in der ersten Schaltungseinheit SR angeordnete erste Steuerkreis S1 steuert den Schalttransistor T1. Der erste Steuerkreis S1 liefert, wie in den Figuren 7, 8 dargestellt, entweder ein pulsbreiten- oder frequenzmoduliertes Ausgangssignal zur Steuerung des Schalttransistors T1.

Der primärseitige Hauptstromkreis verläuft vom Eingang für die Gleichspannung UE über den elektronischen Schalter T1 und einer Drossel L1 an einen primärseitigen Anschluß eines Transformators Tr. Die Drossel L1 bildet einen Teil des
5 Siebs. Der elektronische Schalter T1 wird von einem ersten Steuerkreis S1 angesteuert.

Die an sich bekannte Grundschaltung eines Gegentaktumrichters mit galvanischer Trennung der die zweite Schaltungseinheit GN
10 bildet, besteht im Primärteil aus zwei gleichen, aber gegenseitig gewickelten Wicklungen W1 und W2 des Transformators Tr.

An den primärseitig angeordneten Wicklungen W1 und W2 des Transformators ist jeweils ein Schaltungstransistor T2 und T3
15 mit seinem Drainanschluß angeschlossen. Diese Schalttransistoren T2 und T3 werden von einem zweiten Steuerkreis S2 mit einer konstanten Frequenz im Gegentakt angesteuert.

20 Die Schaltphase der primärseitig angeordneten Schalttransistoren T2 und T3 zur Vermeidung von Überlappungen von Schaltphasen, in denen beide Schalttransistoren leitend sind, ist so kurz wie möglich gehalten. Die konstante Schaltfrequenz für die beiden Schalttransistoren wird so niedrig wie
25 möglich gewählt und mit einer Gesamtdimensionierung des Transformators Tr abgestimmt. Die Schaltfrequenz für die Schalttransistoren T2 und T3 sollte vorzugsweise im Frequenzband zwischen 20 kHz und 100kHz liegen, über 20 kHz wegen
30 entstehender Geräusche und unter 100 kHz wegen eines zu erzielenden, guten Wirkungsgrades. Der Steuerkreis S2 ist in Figur 9 dargestellt.

Die Sekundärseite des Transformators Tr bilden zwei gleich ausgebildete Wicklungen W3 und W4. Diese Wicklungen sind in
35 Serie geschaltet und weisen einen ersten und zweiten Anschluß auf.

Mit dem ersten Anschluß ist ein vierter Schalttransistor T4 und mit dem zweiten Anschluß ist ein fünfter Schalttransistor T5 jeweils mit seinem Drainanschluß verbunden.

Am ersten Anschluß ist zusätzlich eine erste Hilfswicklung W5
5 und am zweiten Anschluß ist eine zweite Hilfswicklung W6 angeschlossen.

Der verbleibende Anschluß der weiteren Wicklung W5 ist mit dem Gate des fünften Schalttransistors T5 und der verbleibende Anschluß der zweiten Wicklung W6 mit dem Gate des vier-
10 ten Schalttransistors T4 verbunden.

Der sekundärseitige Hauptstromzweig der Schaltungseinheit GU verläuft von einer, die erste und zweite sekundärseitige Wicklung des Übertragers verbindenden Verbindungsleitung
15 über eine Induktivität L2 zum Schaltungsausgang.

An den Wicklungen W3, W4 liegt gegenphasig die, zu der an der Primärseite des Transformators Tr transformierten Rechteckspannung.

Diese transformierte Rechteckspannung wird durch die synchron
20 im Gegentakt angesteuerten Schalttransistoren T4 und T5 gleichgerichtet. Die Schalttransistoren T4, T5 werden über die Hilfswicklungen W5, W6, welche zur Aufstockung der Steuerspannung dienen, angesteuert. Der jeweils leitend gesteuerte Schalttransistor T4, T5 erhält am Gate die Summenspannung aus drei Wicklungen (W4, W3, W5; bzw. W3, W4, W6). Wäh-
25 rend der Sperrphase liegt am Gate von T5 nur die einfache negative Spannung - $U(W5)$ an. Dasselbe gilt sinngemäß für den vierten Schalttransistor T4.

30 In Figur 1 sind die beiden synchron schaltenden Schalttransistoren T4 und T5 durch Schottky-Dioden D2 und D3 überbrückt. Mit diesen Dioden wird verhindert, daß die Body-Dioden der Schalttransistoren T4 und T5 bei Schaltvorgängen leitend werden, da die Schottky-Dioden eine geringere Flußspannung aufweisen als die Body-Dioden verhindern sie im all-
35 gemeinen auch ein schnelles Ausschalten der Schalttransisto-

ren. Der Verzicht auf die Schottky-Dioden führt zu einer Reduzierung des Wirkungsgradgewinns.

Prinzipiell sind die Schottky-Dioden aber nicht notwendig und können, wie in Figur 2 gezeigt, gerade bei niedrigen Frequen-

5 zen, weggelassen werden.

Ein wie in Fig. 1 dargestellter Umrichter verbindet in vorteilhafter Weise eine möglichst niederfrequente, synchrone Gleichrichtung mit einer galvanischen Trennung bei einem

10 Minimum an Aufwand für Steuerung und Siebmittel. Ein derartiger Umrichter zeichnet sich außerdem durch hohe Robustheit aus.

In einer weiteren Schaltungsausgestaltung, wie in Figur 2 dargestellt, können die Hilfswicklungen W5, W6 bei hinreichend hoher transformierter Spannung entfallen. Am Gateanschluß des vierten Schalttransistors T4 liegt dann der zweite Anschluß der wicklungen W3, W4, der Gateanschluß des fünften Transistors T5 liegt dann am ersten Anschluß des Transforma-

15 tors Tr.

20

Eine Spannungsregelung des Umrichters kann, wie in Figur 3 dargestellt, direkt vom Ausgang UA des Umrichters aus erfolgen. Der Regler R verstärkt eine Regelabweichung und steuert galvanisch getrennt über einen Optokoppler OK einen im ersten Steuerkreis S1 angeordneten Pulsbreitenmodulator PWM oder Frequenzmodulator FM. Dieser Steuerkreis S1 ist in Figur 7 und Figur 8 abgebildet. Der Pulsweiten- oder Frequenzmodulator PWM/FM steuert über einen Treiber in geeigneter Weise

25 z.B. über ein RC-Netzwerk, Übertrager, Optokoppler den Schalttransistor T1 des Schaltreglers SR. Der Steuerhub macht sich am Zwischenkreis-Speicherkondensator C₀ (U_{A0}) geringfügig bemerkbar. Der Gegentaktwandler ist nicht als steuerndes Glied in die Spannungsregelung mit einbezogen. Sein Tastgrad

30 T_{Ein}/T von 1:1 (kurze Schaltlücke) bleibt unberührt vom Vorgang. Die Spannungsschwankungen von U_{A0} über den Lastbereich entsprechen etwa dem Längsspannungsabfall der Gegen-

35

taktstufe (ca. 10 %). Frequenzgangbestimmend für die Regelung ist die Induktivität L_1 mit den beiden Kondensatoren C_0 und C_A . Die Induktivität L_2 beeinflusst das Frequenzverhalten im kritischen Frequenzbereich kaum.

5

Eine weitere Variante des Regelkreises zur Spannungsregelung - im Gegensatz zur zuvor erläuterten Variante - auf der Primärseite des Gegentaktwandlers angeordnet und in Figur 4 dargestellt. Die Regelqualität und Dynamik bleiben bei dieser Schaltungsvariante weitestgehend erhalten, da sich die transformierte Zwischenkreisspannung $U_{AO} \cdot (C_A \cdot U_{AO} \cdot N_{W1}/N_{W3})$ und die Ausgangsspannung U_A nur in den ohmschen Spannungsabfällen des Gegentaktumrichters unterscheiden. Die Spannungsabfälle sind nur vom Laststrom und geringfügig von der Temperatur abhängig. Die Lastabhängigkeit kann aber durch die Erfassung des Stromsignals an R_M (entspricht praktisch dem übersetzten Ausgangsstrom) und nach geeigneter Weiterverarbeitung (f) durch Überlagerung (Überführung) (wie z.B. zum Sollwert der Spannungsregelung) ausgeglichen werden (siehe Figur 4). Der Vorteil der in Figur 4 abgebildeten Variante des Umrichters ist die Einsparung eines Optokopplers OK und des sekundärseitigen Regelverstärkers sowie dessen Hilfsspannungsversorgung.

Der primärseitig benötigte Regelverstärker R ist beispielsweise in die Steuerbausteine UCC1806, TDA4919, J1339 mit integriert.

Die Strombegrenzung/Stromregelung erfolgt gänzlich auf der Primärseite des Gegentaktumrichters. Der am Meßwiderstand R_M anliegende Meßwert entspricht dem übersetzten Ausgangsstrom I_A . Lediglich die in den Schaltphasen entstehenden kleinen Stromlücken und eventuell der vom Magnetisierungsstrom stammende Anteil muß gesiebt werden (siehe Figur 5).

In Figur 6 ist der Verlauf des Stroms I_{RM} und dessen Teilströme $I_{A'}$ (transformierter Ausgangsstrom I_M (Magnetisierungsstrom)) entlang der Zeitachsen aufgetragen.

Die hochwertige Strombegrenzung hat keine auslaufende Kennlinie.

Auf eine aufwendige Spitzenwertgleichrichtung des niederpegeligen Signals kann bei dieser Schaltungsausgestaltung verzichtet werden.

Dieser Vorteil tritt nur bei einer Gegentaktschaltung mit maximalem und unveränderlichem Tastgrad auf. Im Überlastfall wird über die Tastgradreduzierung des Schaltreglers SR die Zwischenkreisspannung U_{AO} gesenkt. Bei Klemmenkurzschluß am Ausgang des Schaltreglers SR wird U_{AO} auf sehr kleine Werte reduziert (praktisch Längsspannungsabfall des Gegentaktumrichters). Wobei I_{AO} als Regelgröße voll erhalten bleibt.

In Figur 7 und 8 sind Ausgestaltungen des ersten Steuerkreises S1 abgebildet.

Der Widerstand RT und der Kondensator CT bilden die frequenzbestimmenden Glieder für den eine konstante Frequenz erzeugenden Oszillator. Der Widerstand RR und der Kondensator CR sind Beschaltungsglieder für einen vom Oszillator angesteuerten Rampengenerator. Der Rampengenerator RG erzeugt eine Rampenspannung, die durch den Oszillator getriggert wird. Die Steilheit der Rampenspannung ist proportional der am Steuerungseingang anliegenden Spannung V. Das von dem Rampengenerator RG erzeugte Ausgangssignal wird einem Komparator K zugeführt. Die am Komparatoreingang anliegende Spannung wird mit den weiteren am ersten und zweiten Spannungseingang des Komparators verglichen.

Die erste Spannung ist die Ausgangsspannung des Spannungsreglers und die zweite Spannung ist das Ausgangssignal eines Grenzwertvergleichers zwischen dem Stromsignal und der Kennlinie zur Strombegrenzung. Das Ausgangssignal des Komparators K wird über einen Treiber TR einer Level-Shift-Einheit zugeleitet, wobei die auf die Eingangsspannung UE bezogenen Steuerimpulse des Treibers TR auf das Spannungsniveau des im Hauptstromzweig auf der Primärseite des Umrichters angeordneten Schalttransistors T1 angehoben werden.

Figur 8 zeigt eine Ausgestaltung des ersten Steuerkreises S1 bei einem Betrieb mit Frequenzmodulation.

Die vom VCO erzeugten Steuerimpulse triggern den Pulsgenerator PG und erzeugen Impulse, deren Breite umgekehrt proportional der an V anliegenden Spannung sind.

Durch die passiven Bauteile RT und CT wird eine obere Grenzfrequenz für den Vco festgelegt. Die Frequenz des VCO kann sowohl durch die Ausgangsspannung des Spannungsreglers U(FM) wie auch durch das Ausgangssignal eines Grenzwertvergleichers zwischen dem Stromsignal und der Kennlinie der Strombegrenzung reduziert werden. Über den Treiber TR und die Level-Shift-Einheit wird die auf die Eingangsspannung UE bezogenen Steuerimpulse des Treibers auf das Spannungsniveau des im Plus-Zweig liegenden Transistors T1 angepaßt.

In Figur 9 ist ein Aufbau des zweiten Steuerkreises S2 abgebildet. Die passiven Bauteile RT und CT bilden die frequenzbestimmenden Glieder für den Oszillator. Der Oszillator erzeugt dabei Steuerimpulse mit kurzer Totzeit. Ein Gegentakt Flip-Flop teilt die Steuerimpulse auf zwei Treiberzweigen auf. Die dem Gegentakt FF jeweils nachgeschalteten UND-Gater verhindern das Einschalten beider Treiber in den Schaltphasen Sp (siehe Fig. 6).

Patentansprüche

1. Schaltungsanordnung zur geregelten Gleichspannungserzeugung, mit einem ersten und einem zweitem Umrichter (SR, GU), wobei der zweite Umrichter (GU) nicht galvanisch getrennt in Kettenschaltung zum ersten Umrichter (SR) angeordnet ist und der erste Umrichter (SR) als Schaltregler mit einem ersten Schalttransistor (T1) und der zweite Umrichter (GU) als Gegentaktumrichter mit galvanischer Trennung mit einem zweiten und dritten Schalttransistor (T2, T3) realisiert ist, wobei der zweite Umrichter (GU) zwei gleichartig im Gegentakt anzusteuernde primärseitig angeordnete Windungen (W1, W2) aufweist,
d a d u r c h g e k e n n z e i c h n e t,
- 15 - daß am Ausgang des ersten Umrichters (SR) ein Kondensator (CO) angeordnet ist,
- daß der Steuereingang des ersten Schalttransistors (T1) mit einer ersten Steuerschaltung (S1) verbunden ist, wobei dieser ein hochfrequentes Steuersignal abgibt,
- 20 - daß die Schalttransistoren (T2, T3) des zweiten Umrichters (GU) mit einer ein niederfrequentes, vom ersten Steuerkreis (S1) unabhängiges Steuersignal abgebenden zweiten Steuerschaltung (S2) verbunden sind und
- 25 - daß zwischen Eingang des zweiten Umrichters (GU) und dem Eingang der ersten Steuerschaltung (S1) Regelelemente (S, I) angeordnet sind.
2. Schaltungsanordnung nach Anspruch 1,
d a d u r c h g e k e n n z e i c h n e t,
- 30 daß die erste Steuerschaltung (S1) ein pulsweiten- oder frequenzmoduliertes Signal erzeugt, welches zur Konstanthaltung der Ausgangsspannung U_A verwendet wird.

3. Schaltungsanordnung nach Anspruch 1,
dadurch gekennzeichnet,
daß die zweite Steuereinheit (S2) zwei in Gegentakt arbeitende Steuersignale unveränderlicher, maximaler Pulsbreite
5 zur Ansteuerung der Schalttransistoren (T2, T3) des zweiten Umrichters erzeugt.
4. Schaltungsanordnung nach Anspruch 1,
dadurch gekennzeichnet,
10 daß der erste Umrichter (SR) mit einer Eingangskapazität (CE), einen im Längsweig angeordneten ersten Schalttransistor (T1), einer Induktivität (L1) und einer Freilaufdiode (D1) gebildet ist.
- 15 5. Schaltungsanordnung nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
daß auf der Sekundärseite des Transformators (Tr) des zweiten Umrichters (GU) mindestens zwei Wicklungen (W3, W4) in Serie
20 angeordnet sind, wobei die gegenphasig transformierten Spannungen mittels zwei synchron im Gegentakt angesteuerten vierten und fünften Schalttransistor (T4, T5) gleichgerichtet werden.
- 25 6. Schaltungsanordnung nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
daß die sekundärseitigen in Reihe geschalteten Wicklungen (W3, W4) des Transformators (Tr) des zweiten Umrichters (GU)
30 einen ersten und zweiten Anschluß aufweisen, daß mit dem ersten Anschluß der vierte Schalttransistor (T4) und mit dem zweiten Anschluß der fünfte Schalttransistor (T5) jeweils mit seinem Drainanschluß verbunden ist,
daß das Gate des vierten Schalttransistors (T4) mit dem zweiten
35 Anschluß der sekundärseitigen Wicklung des Transformators (Tr) und das Gate des fünften Schalttransistors (T5) mit

dem ersten Anschluß des Transformators der Sekundärseite des Transformators (Tr) verbunden ist,

daß der sekundärseitige Hauptstromzweig beginnend zwischen einer Abzweigung zwischen den gleich ausgebildeten sekundär-

5 seitig angeordneten Wicklungen (W3, W4) über eine Induktivität (L2) zum Schaltungsausgang führt,

daß parallel zum Schaltungsausgang eine Kapazität (C_A) angeordnet ist.

10 7. Schaltungsanordnung nach einem der vorhergehenden Ansprüche,

d a d u r c h g e k e n n z e i c h n e t,

daß parallel zum Source- und Drainanschluß des vierten und fünften Schalttransistors eine Schottky-Diode (D2, D3) derart

15 angeordnet ist, daß ihre Kathoden jeweils mit dem Drainanschluß des jeweiligen Schalttransistors verbunden sind.

8. Schaltungsanordnung nach einem der vorhergehenden Ansprüche,

20 d a d u r c h g e k e n n z e i c h n e t,

daß am ersten Anschluß eine Wicklung (W5) und am zweiten Anschluß eine weitere Wicklung (W6) angeordnet ist, wobei der freie Anschluß der Wicklung (W5) mit dem Gate des fünften Schalttransistors (T5) verbunden ist und der freie Anschluß

25 der weiteren Wicklung (W6) mit dem Gate des vierten Schalttransistors (T4) verbunden ist.

9. Schaltungsanordnung nach einem der vorhergehenden Ansprüche,

30 d a d u r c h g e k e n n z e i c h n e t,

daß der erste Steuerkreis (S1) entweder direkt über eine Regelstrecke von der Ausgangsspannung des zweiten Umrichters oder von der Eingangsspannung/dem Eingangsstrom des zweiten Umrichters angesteuert wird.

15

10. Schaltungsanordnung nach einem der vorhergehenden Ansprüche,

d a d u r c h g e k e n n z e i c h n e t ,

daß der erste Umrichter (SR) ein Hochsetzsteller, ein Single

5 Ended Primary Inductor SEPIC-Konverter oder Cuk-Konverter ist.

10

15

20

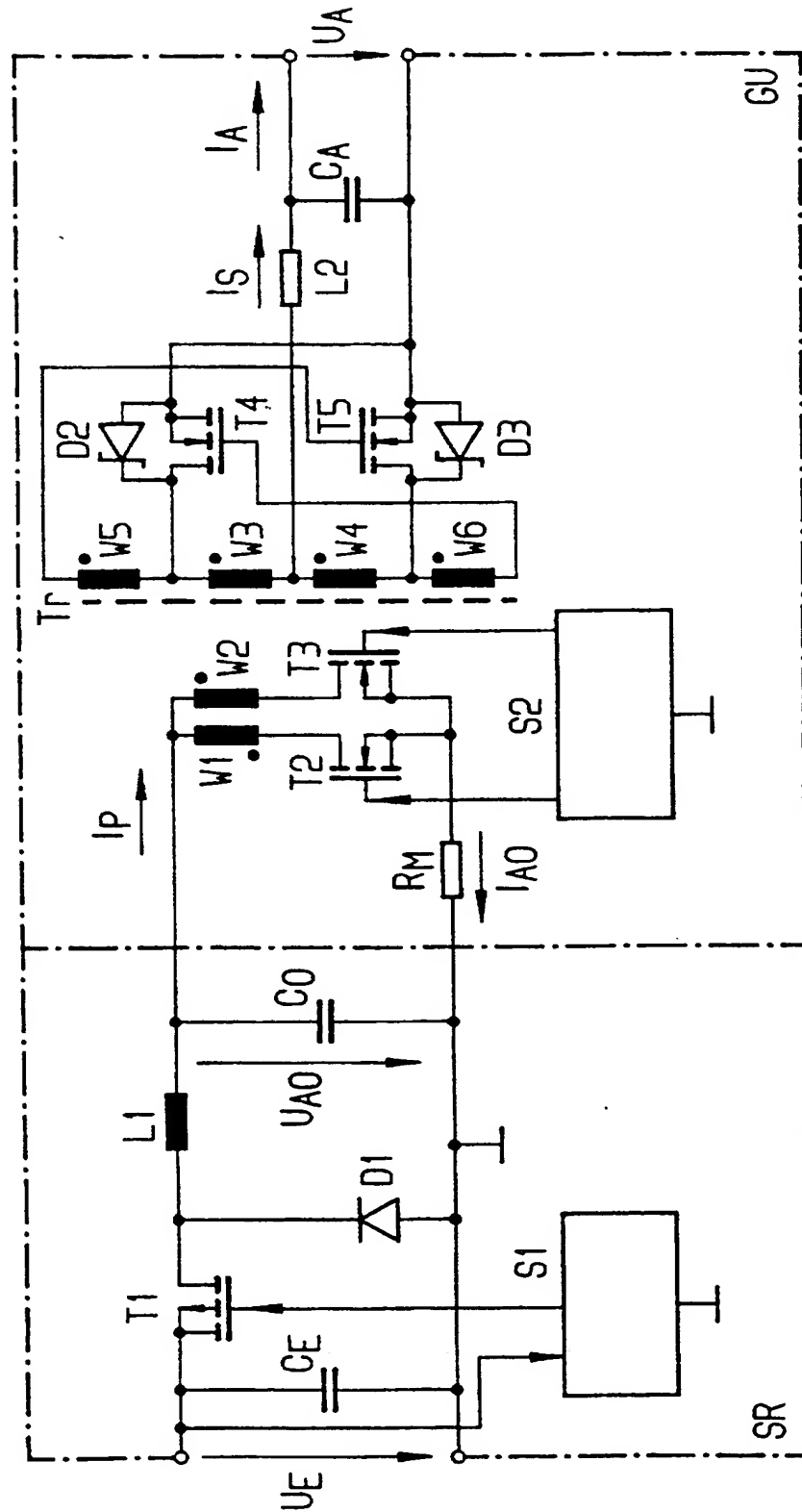
25

30

35

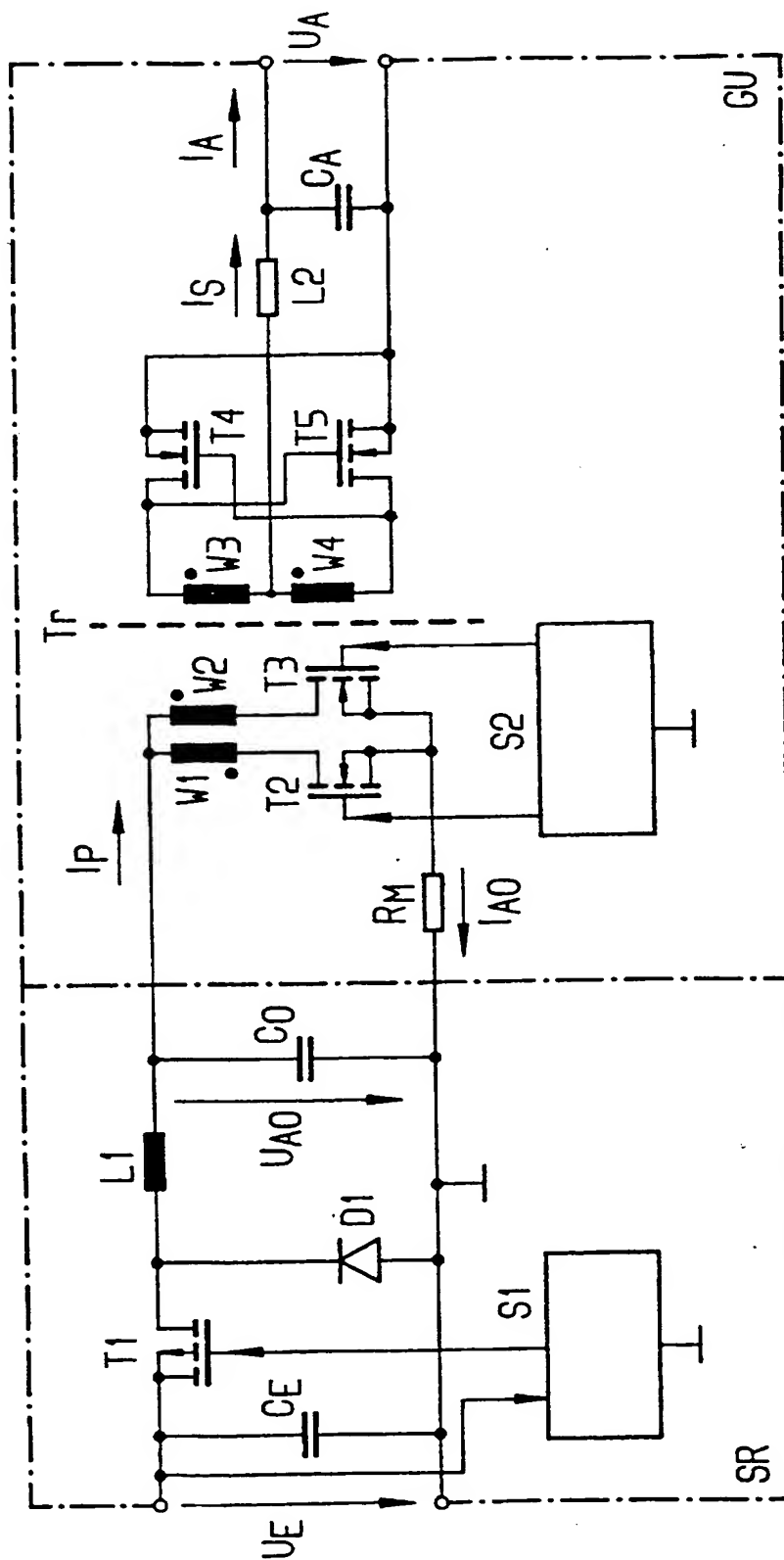
1/7

FIG 1



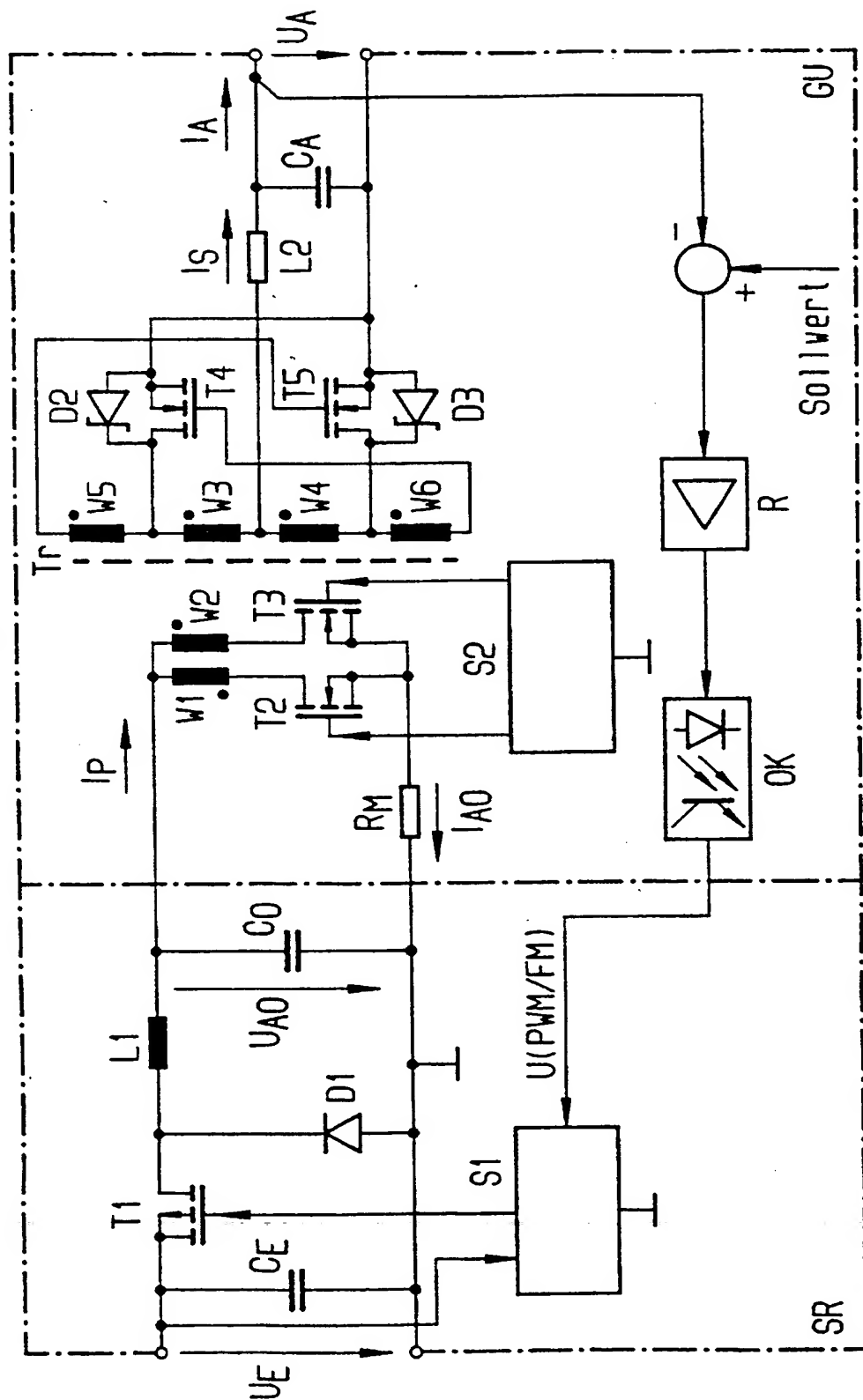
2/7

FIG 2



3/7

FIG 3



4/7

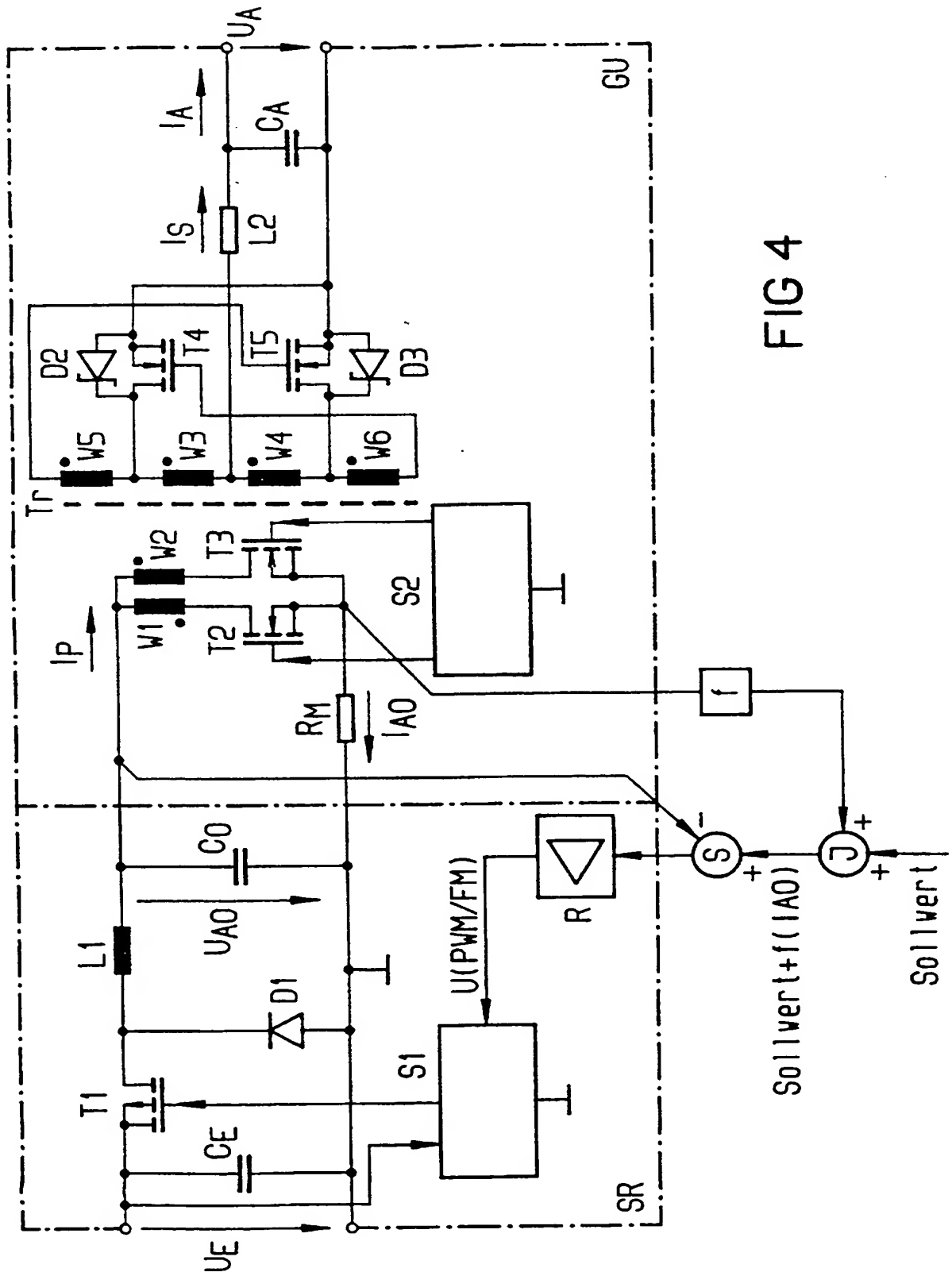
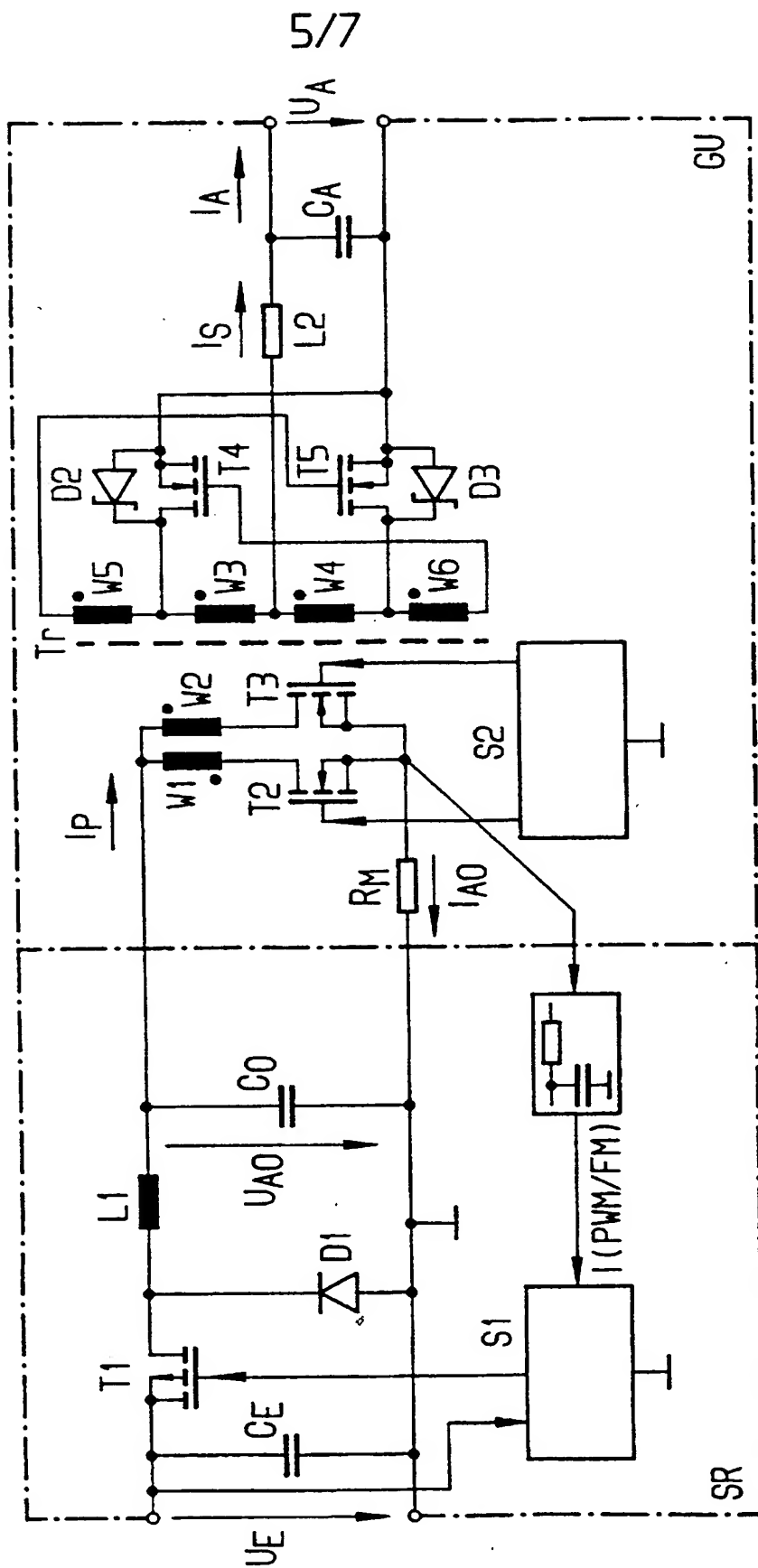


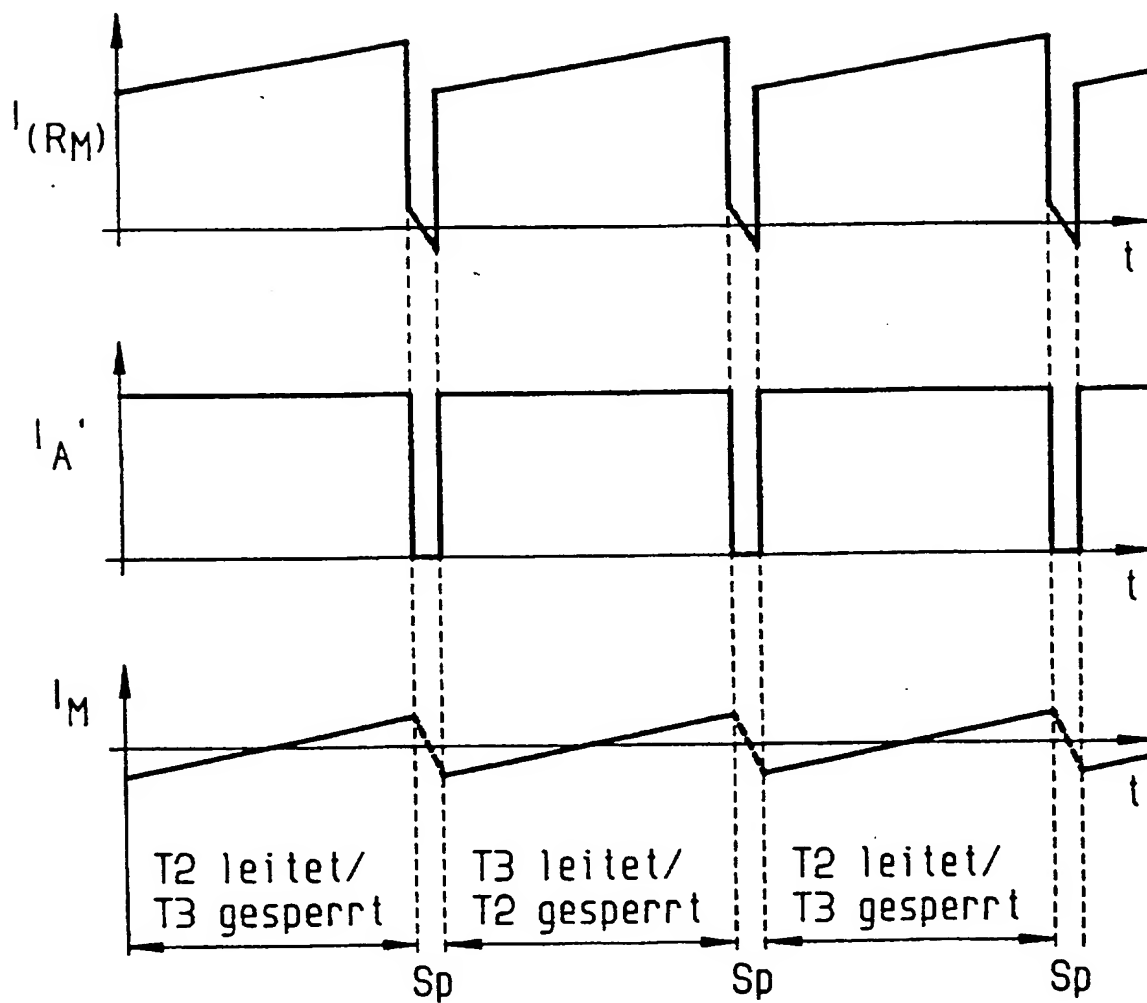
FIG 4

FIG 5



6/7

FIG 6



717

FIG 7

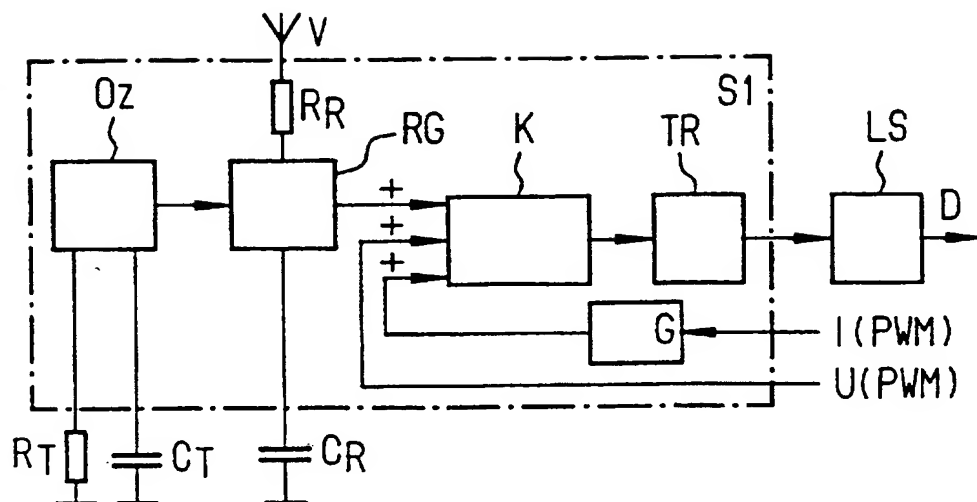


FIG 8

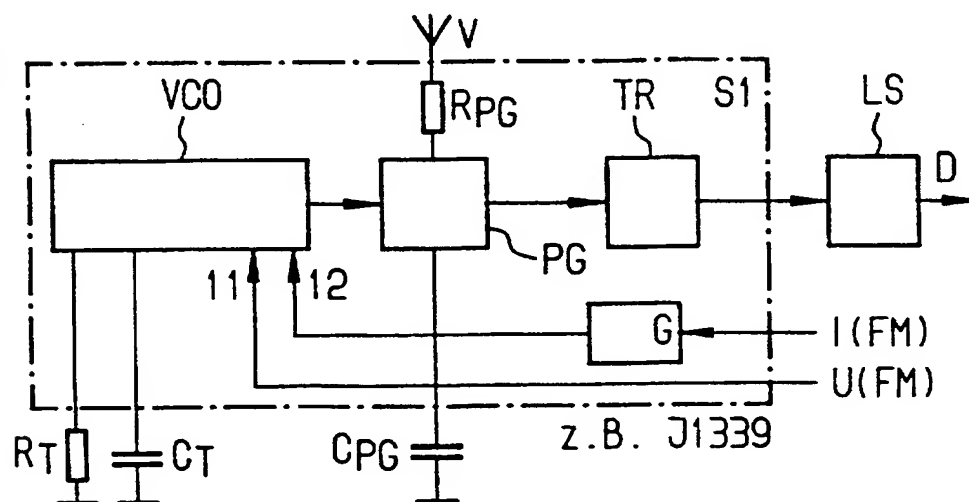
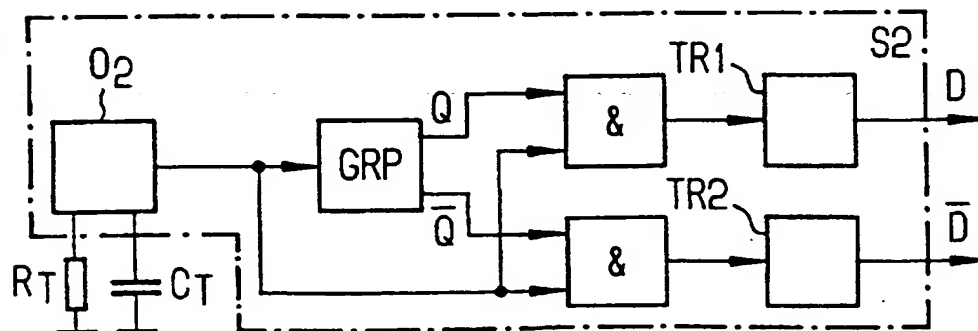


FIG 9



INTERNATIONAL SEARCH REPORT

In .ational Application No

PCT/DE 97/01856

A. CLASSIFICATION OF SUBJECT MATTER
IPC 6 H02M3/337

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
IPC 6 H02M

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	EP 0 016 537 A (SPERRY CORP) 1 October 1980 see the whole document ---	1-4,9
Y	US 4 943 903 A (CARDWELL JR GILBERT I) 24 July 1990 see abstract; figure 1 ---	1-4,9
A	EP 0 392 419 A (ALCATEL ESPACE) 17 October 1990 see figure 2 -----	1-10

☐ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

* Special categories of cited documents :

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier document but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- "&" document member of the same patent family

Date of the actual completion of the international search

4 December 1997

Date of mailing of the international search report

12/12/1997

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Authorized officer

Gentili, L

INTERNATIONAL SEARCH REPORT

Information on patent family members

I. National Application No

PCT/DE 97/01856

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
EP 0016537 A	01-10-80	US 4251857 A CA 1129954 A JP 1397955 C JP 55111675 A JP 62006421 B	17-02-81 17-08-82 07-09-87 28-08-80 10-02-87
US 4943903 A	24-07-90	DE 69010940 D DE 69010940 T EP 0387563 A	01-09-94 17-11-94 19-09-90
EP 0392419 A	17-10-90	FR 2645982 A CA 2014381 A JP 2294271 A US 5029062 A	19-10-90 14-10-90 05-12-90 02-07-91

INTERNATIONALER RECHERCHENBERICHT

I. nationales Aktenzeichen

PCT/DE 97/01856

A. KLASIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
IPK 6 H02M3/337

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

IPK 6 H02M

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
Y	EP 0 016 537 A (SPERRY CORP) 1. Oktober 1980 siehe das ganze Dokument	1-4,9
Y	US 4 943 903 A (CARDWELL JR GILBERT I) 24. Juli 1990 siehe Zusammenfassung; Abbildung 1	1-4,9
A	EP 0 392 419 A (ALCATEL ESPACE) 17. Oktober 1990 siehe Abbildung 2	1-10



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

- "A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist
- "E" älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist
- "L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)
- "O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht
- "P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung, die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

4. Dezember 1997

Absendedatum des internationalen Recherchenberichts

12/12/1997

Name und Postanschrift der Internationalen Recherchenbehörde
Europäisches Patentamt, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl.
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Gentili, L

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

I. Internationales Aktenzeichen

PCT/DE 97/01856

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
EP 0016537 A	01-10-80	US 4251857 A	17-02-81
		CA 1129954 A	17-08-82
		JP 1397955 C	07-09-87
		JP 55111675 A	28-08-80
		JP 62006421 B	10-02-87
US 4943903 A	24-07-90	DE 69010940 D	01-09-94
		DE 69010940 T	17-11-94
		EP 0387563 A	19-09-90
EP 0392419 A	17-10-90	FR 2645982 A	19-10-90
		CA 2014381 A	14-10-90
		JP 2294271 A	05-12-90
		US 5029062 A	02-07-91